

一种采用匹配滤波器插值的符号定时同步方法

刘祖军, 王杰令, 易克初

(西安电子科技大学综合业务网理论与关键技术国家重点实验室, 710071, 西安)

摘要: 针对多项滤波器组符号定时同步方法复杂度高的问题, 提出一种基于匹配滤波器插值的符号定时同步方法. 该方法根据定时误差调整插值步长, 通过不同的插值步长对预设的匹配滤波器脉冲响应进行插值, 调整匹配滤波器的群延时, 从而实现符号的定时同步. 与传统的多相滤波器组方法相比, 该方法复杂度低, 易于实现高精度符号定时同步. 采用匹配滤波器插值构建了同步环路, 并以每符号 2 采样值的采样速率进行了环路仿真, 结果表明该方法比复杂度相当的多相滤波器组方法在误码率为 10^{-3} 时信噪比提高约 1 dB, 能够以更低的复杂度实现高精度符号定时同步.

关键词: 符号定时同步; 多相滤波器组; 插值; 匹配滤波器

中图分类号: TN911; TN914. 3 **文献标识码:** A **文章编号:** 0253-987X(2008)12-1550-05

Symbol Timing Synchronization Using Interpolated Matched-Filters

LIU Zujun, WANG Jieling, YI Kechu

(State Key Laboratory of Integrated Service Network, Xidian University, Xi'an 710071, China)

Abstract: To overcome the high complexity of the symbol timing synchronization method using polyphase filterbank, a symbol timing synchronization method based on interpolated matched filters is proposed. In the proposed method, the interpolation step is adjusted according to timing errors, and is used to interpolate the discrete pulse response of the preinstalled matched-filter, so that the group delay of matched-filter is adjusted to achieve symbol timing synchronization. The proposed method has less complexity and provides precise symbol timing synchronization more easily than the polyphase filterbank method has. The synchronization loop with the interpolated matched-filters has been simulated at 2 samples per symbol. The simulation results show that the proposed method brings performance improvement of approximately 1 dB in signal to noise ratio (SNR) compared to the polyphase filterbank method at equivalent complexity when bit error ratio is 10^{-3} , and can provide precise symbol timing synchronization with less complexity.

Keywords: symbol timing synchronization; polyphase filterbank; interpolation; match filter

数字通信系统接收机中必须进行符号定时同步. 根据是否使用模拟器件, 符号定时同步方法可以分为数模混合方法和全数字化方法两类. 数模混合方法^[1-3]其环路中的压控时钟(VCC)引入的高阶噪声和匹配滤波器引入的环路时延都会产生同步误差, 而且不易直接进行中频采样, 无法满足软件无线电的要求^[4].

全数字化符号定时同步方法^[4-10]以固定时钟速

率进行采样, 不需要 VCC 等模拟部件, 可以克服数模混合方法的不足之处. 其中, 最常用的是基于采样点插值的方法^[5-7]和多相滤波器法^[4,8]. 采样点插值的方法^[5-7]通过对接收信号的采样点内插以提高信号采样率, 然后进行同步搜索和跟踪. 采样点在插值之前(或之后)还要经过匹配滤波, 然而由于采样速率和符号速率不同步, 会导致由采样速率到符号速率的转换复杂度增加^[4]. 多相滤波器法^[4,8]采用M

个不同群延迟值的恒定群延迟多相滤波器组,利用不同滤波器采样位置的略微偏差提高采样精度,其同步精度与多相滤波器数目 M 有关. 多相滤波器法避免了从采样速率到符号速率的复杂转换,但当 M 较大时,此种高阶的多相滤波器设计效率较低,并且硬件实现的复杂度也相应增大.

本文在采样点插值方法和多相滤波器方法基础上,提出一种通过对匹配滤波器脉冲响应插值改变其群延时特性,实现符号定时同步的方法. 本文方法避免了从采样速率到符号速率的复杂转换,以及多相滤波器法中匹配滤波器设计实现复杂的问题,更易实现高精度符号定时同步.

1 符号同步匹配滤波器插值

本文提出的基于匹配滤波器插值的符号定时同步方法原理如图 1 所示. 匹配滤波器的输出经过误差检测后得到定时误差 $e(n)$,送入到环路滤波器,其输出作为插值步长 $\mu(n)$. 插值滤波器根据插值步长,对初始匹配滤波器脉冲响应 $h(n)$ 进行插值,插值后得到的脉冲响应 $h_\mu(n)$ 送入到匹配滤波器中.

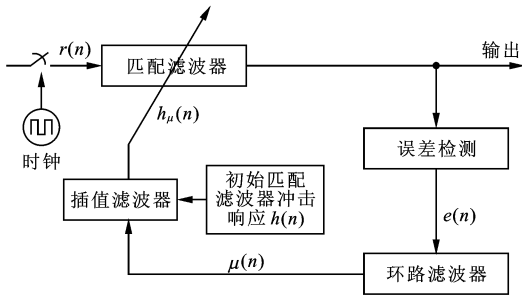


图 1 基于匹配滤波器插值的符号定时同步原理

设插值滤波器脉冲响应为 $h_1(t)$, 对初始匹配滤波器离散脉冲响应 $h(n)$ 插值, 得到的匹配滤波器连续脉冲响应为

$$h(t) = \sum_n h(n) h_1(t-n) \quad (1)$$

当 $h_1(t)$ 为理想插值滤波器时, 可以无失真地恢复 $h(t)$, 在 $t=n+\mu$ 时, 对 $h(t)$ 抽样得到新的离散匹配滤波器脉冲响应 $h_\mu(n)$, 如图 2 所示.

$$h_\mu(n) = h(n+\mu) \quad 0 \leq \mu < 1 \quad (2)$$

设 $\mu=m/M$, m 和 M 为正整数, 且 $m < M$, 当抽样速率为 $h(n)$ 的 M 倍时, 对 $h(t)$ 抽样可得

$$h_M(n) = h(n/M) \quad n = 0, \pm M, \pm 2M, \dots \quad (3)$$

按多相滤波器构建原理, 将 $h_M(n)$ 左平移 m 个样点并进行 $M:1$ 下采样得到

$$h_M(Mn+m) = h_M(M(n+m/M)) = h(n+m/M) = h(n+\mu) \quad (4)$$

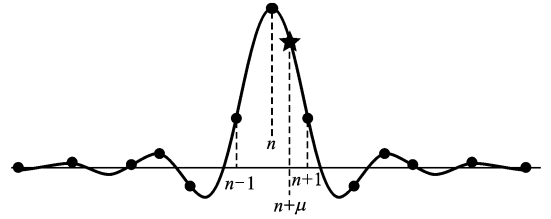


图 2 匹配滤波器插值原理

当 m 取不同值可构建出如下多相滤波器组^[4]

$$h_m(n) = h(n+m/M) \quad m = 0, 1, 2, \dots, M-1 \quad (5)$$

因为 $h_m(n) = h(n+m/M) = h(n+\mu)$, 所以 $h_m(n)$ 等效于采用不同 μ 值对 $h(n)$ 插值. 与多相滤波器一样, 通过对匹配滤波器插值进行采样位置的微调节, 达到提高采样精度的目的. 多相滤波器组则可以看作是采用一组均匀分布的 μ 值对 $h(n)$ 插值得到的特例.

采用匹配滤波器插值的方法, 只要选择合适的插值步长 μ , 就可以容易地实现高精度符号定时同步, 并且可以避免 M 较大时多相滤波器法中匹配滤波器设计及实现复杂的问题. 例如, 当插值步长 μ 最小取 0.01 时, 理论上可以实现 0.5% 的符号同步精度. 由式(4)可知, 如采用多相滤波器组进行符号定时同步, 则需要预设 100 组匹配滤波器, 这将导致滤波器设计和硬件实现的复杂度增加. 因此, 插值步长足够小就可以在不增加实现复杂度的同时实现高精度的符号定时同步.

以上采用理想插值滤波器讨论了对匹配滤波器插值的原理以及与多相滤波器的关系, 而实际中最常用的是多项式插值. 任何形式的多项式插值可以描述为某种 Lagrange 多项式的形式^[6], 因此本文采用 Lagrange 多项式插值进行描述. 基于 N 个样点的 Lagrange 插值公式如式(6)所示, 其中 J_1 和 J_2 分别代表插值所用数值的起始和结束点, 一般采用低次(小于等于 3 次)多项式插值即可. 在插值滤波器实现中, 可以采用最常用的 Farrow 结构或其他适合于 Lagrange 插值的结构^[11], 本文不再赘述.

$$h_\mu(n) = h(t) |_{t=n+\mu} = \sum_{n=J_1}^{J_2} h(J_1 + J_2 - n) h_1(n + \mu) \quad (6)$$

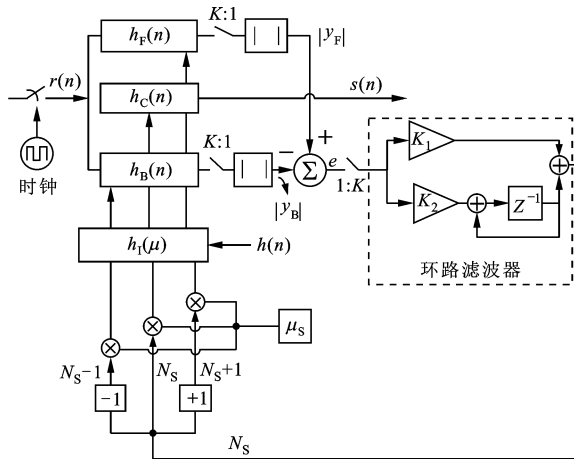
$$h_1(n + \mu) = \prod_{j=J_1, j \neq i}^{J_2} \frac{n + \mu - t_j}{t_i - t_j}$$

$$N-1 = J_2 - J_1$$

2 同步环路结构

与多相滤波器法一样,采用匹配滤波器插值的方法可以方便有效地与不同定时误差检测器配合工作,例如早-迟门检测器、最大似然(ML)检测器、Mueller 和 Müller 检测器等. 本文重点在于采用匹配滤波器插值方法实现符号定时同步,为了验证该方法,我们采用易于实现的早-迟门误差检测器构成同步环路,环路原理如图 3 所示,设环路采样速率约为 K 个样点每符号. 采用早-迟门误差检测器,需要 3 个不同群延时特性的匹配滤波器,即图中的输出匹配滤波器、超前匹配滤波器和滞后匹配滤波器. 环路同步误差(e)的计算如式(7)所示,其中 y_F 和 y_B 分别是超前和滞后匹配滤波器的输出,匹配滤波器的输出($s(n)$)为同步后的实际输出. 同步误差(e)送入环路滤波器,其输出为调整数(N_S).

$$e = |y_F| - |y_B| \quad (7)$$



N_S :调整数; μ_S :调整步长; $h_C(n)$:输出匹配滤波器; $h_F(n)$:超前匹配滤波器; $h_B(n)$:滞后匹配滤波器; y_F :超前匹配滤波器输出;
 y_B :滞后匹配滤波器输出; K :采样因子; $r(n)$:采样输入;
 $s(n)$:实际输出

图 3 同步环路结构

与采用多相滤波器构成的同步环路相比,匹配滤波器脉冲响应是实时地通过插值滤波器产生的,3 个匹配滤波器的插值步长为

$$\left. \begin{aligned} \mu_C &= N_S \mu_S \\ \mu_B &= (N_S - 1) \mu_S \\ \mu_F &= (N_S + 1) \mu_S \end{aligned} \right\} \quad (8)$$

式中: μ_C 、 μ_B 和 μ_F 分别为输出匹配滤波器、滞后匹配滤波器和超前匹配滤波器的插值步长; μ_S 为调整步长,通过控制 μ_S 可以提高同步搜索的速度和同步搜索后的稳态精度,即同步精度. 得到 3 个插值步长

后,可由插值滤波器计算出 3 个匹配滤波器的脉冲响应,如式(9)所示.

$$\left. \begin{aligned} h_C(n) &= h(n + \mu_C) = \sum_{n=J_1}^{J_2} h(J_1 + J_2 - n) h_1(n + \mu_C) \\ h_B(n) &= h(n + \mu_B) = \sum_{n=J_1}^{J_2} h(J_1 + J_2 - n) h_1(n + \mu_B) \\ h_F(n) &= h(n + \mu_F) = \sum_{n=J_1}^{J_2} h(J_1 + J_2 - n) h_1(n + \mu_F) \end{aligned} \right\} \quad (9)$$

3 仿真结果

3.1 匹配滤波器插值后特性

为了验证对匹配滤波器插值的方法,首先设计了一个滚降系数 $\alpha=0.35$ 、阶数为 33 的平方根升余弦滤波器作为初始匹配滤波器,然后采用 $N=3$ 的 Lagrange 插值滤波器,分别取 $\mu=0.3$ 和 $\mu=0.6$ 时得到 2 个插值后匹配滤波器. 这 3 个匹配滤波器的幅频、相频特性如图 4 所示. 从图 4 中可以看出,这 3 个滤波器的幅频特性在通带内几乎完全重合,阻带部分略有偏差,但不影响应用. 相频特性在通带范围内均呈线性变化且斜率各不相同,这说明它们具有不同的恒定群延时.

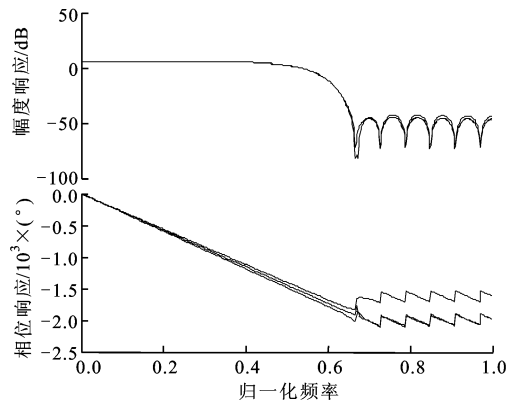


图 4 插值后匹配滤波器幅频/相频特性

3.2 环路仿真结果

我们将上述同步环路在加高斯白噪声(AWGN)信道下进行了仿真. 仿真采用 QPSK 调制方式、滚降系数为 0.35 的平方根升余弦脉冲成形,同步环路以 2 采样值每符号的速率进行采样(即 $K=2$),插值滤波器中 $N=3$,即采用二次多项式插值,初始匹配滤波器与 4.1 节中相同. 仿真中,将定时误差检测器

的增益归一化到 1,则环路的性能仅由环路滤波器中的常数 K_1 和 K_2 决定. 信噪比为 10 dB 时环路的插值步长阶跃响应仿真结果如图 5 所示,设定的相位阶跃为 $T/4$, T 为符号周期. 可以看出插值步长收敛到 0.5,证明同步环路通过调整插值步长,可使插值产生的匹配滤波器延时特性与输入数据的延时特性相匹配.

在相同条件下,采用阶数为 33、 $M=100$ 的匹配滤波器组进行符号定时同步,得到的环路阶跃响应仿真结果如图 6 所示. 从图中可以看出,最终环路收敛到多相滤波器指针为 50 的位置,这也验证了本文所提出方法的正确性.

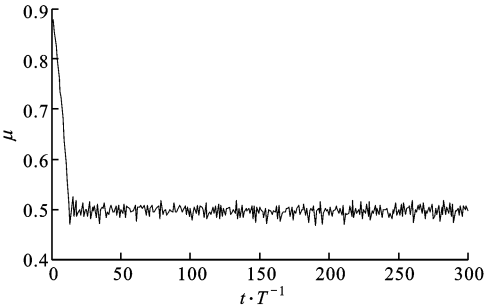


图 5 本文方法阶跃响应仿真结果

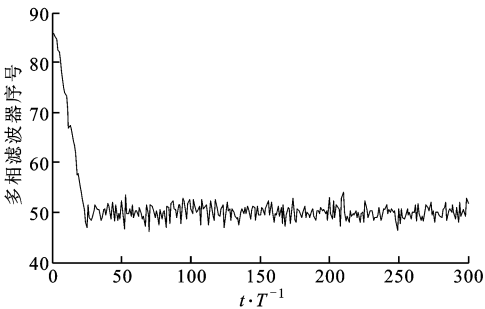


图 6 多相滤波器法阶跃响应仿真结果

将实际匹配滤波器的输出进行 2 : 1 采样,输出符号的星座图如图 7 所示. 从图中可以看出,输出信号在符号同步环路收敛后,聚集在星座点附近,环路的性能从实际输出信号($s(n)$)的星座图可以得到证明.

在上述条件下,分别采用本文方法和不同 M 值的多相滤波器组进行仿真,得到的误码率曲线如图 8 所示,它们的实现复杂度如表 1 所示. 从图 8 和表 1 可以看出,本文方法($\mu_s = 0.01$)和 $M=100$ 时的多相滤波器组方法得到的误码率曲线非常接近理论曲线,具有很高的同步精度,而本文提出的方法同步环路只需要 3 个匹配滤波器以及 1 个插值滤波器,

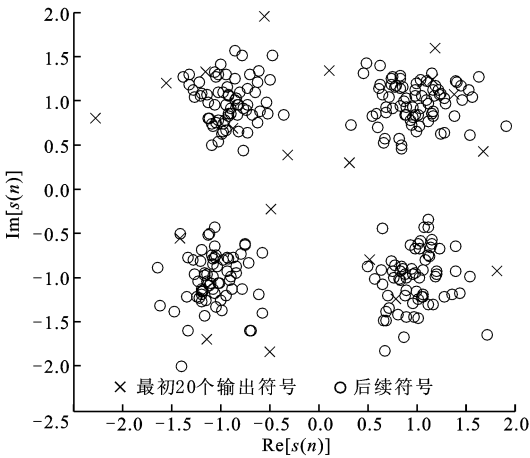


图 7 输出信号星座图

所需乘法器数大约是 $M=100$ 的多项滤波器组方法的 0.4%,复杂度远小于多项滤波器组方法. $M=5$ 时的多相滤波器组的复杂度与本文方法基本相当,比本文方法略高一点,但由于 M 较小且同步精度不高,在 10^{-3} 误码率下,与本文方法相比信噪比要损失约 1 dB. 因此,本文方法只要取适当的 μ_s 就能以很低的复杂度实现高精度符号定时同步.

表 1 实现复杂度比较

参数	本文方法	多项滤波器方法				
		$M=100$	$M=50$	$M=20$	$M=10$	$M=5$
乘法器数	131	3 302	1 652	663	332	167

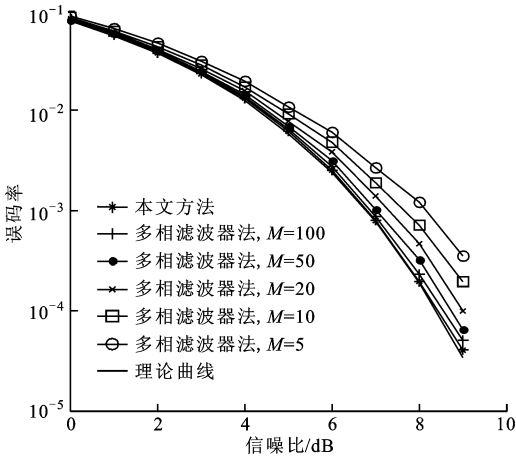


图 8 误码率曲线

4 结 论

本文以匹配滤波器的插值代替传统采样点插值,通过调整插值步长进行匹配滤波器群延时特性的调整,从而实现符号定时同步. 该方法避免了传统

多相滤波器法复杂度高的问题. 仿真结果表明,该方法与多相滤波器法相比,能够以很低复杂度实现高精度符号定时同步,当误码率为 10^{-3} 时,其信噪比比复杂度相当的多相滤波器法可提高约 1 dB.

参考文献:

[1] MUELLER K H, MULLER M. Timing recovery in digital synchronous data receivers [J]. IEEE Transactions on Communications, 1976, 24(5):516-531.

[2] D'ANDREA A N, LUISE M. Optimization of symbol timing recovery for QAM data demodulators [J]. IEEE Transactions on Communications, 1996, 44(3):399-406.

[3] SIMON M K, TKACENKO A. Noncoherent data transition tracking loops for symbol synchronization in digital communication receivers [J]. IEEE Transactions on Communications, 2006, 54(5):889-899.

[4] HARRIS F J, RICE M. Multirate digital filters for symbol timing synchronization in software defined radios [J]. IEEE Journal on Selected Areas in Communications, 2001, 19(12):2346-2357.

[5] GARDNER F M. Interpolation in digital modems, part I: fundamentals [J]. IEEE Transactions on Communications, 1993, 41(3):501-507.

[6] ERUP L, GARDNER F M, HARRIS R A. Interpolation

in digital modems, part II: implementation and Performance[J]. IEEE Transactions on Communications, 1993, 41(6):998-1008.

[7] KIM D, NARASIMHA M J, COX D C. Design of optimal interpolation filter for symbol timing recovery [J]. IEEE Transactions on Communications, 1997, 45(7):877-884.

[8] MAHLOUJI M, DANESFAHANI R. An investigation into timing synchronization of $\pi/4$ -DQPSK signals using Gardner symbol timing error detection algorithm and polyphase filterbanks [C]// Proceedings of ICTTA' 06. Piscataway, NJ, USA: IEEE Press, 2006:2274-2278.

[9] DRIESSEN P F. DPLL bit synchronizer with rapid acquisition using adaptive Kalman filtering techniques [J]. IEEE Transactions on Communications, 1994, 42(9):2673-2675.

[10] ZHU Weiping, YAN Yupeng, AHMAD M O, et al. Feedforward symbol timing recovery technique using two samples per symbol [J]. IEEE Transactions on Circuits and Systems I, 2005, 52(11):2490-2500.

[11] CANDAN C. An efficient filtering structure for Lagrange interpolation [J]. IEEE Signal Processing Letters, 2007, 14(1):17-19.

(编辑 刘杨)

国家“核高基”科技重大专项专题战略研讨会在西安交通大学召开

“核心电子器件、高端通用芯片及基础软件产品”(简称“核高基”)国家科技重大专项组 10 月 19 日在西安交通大学召开“CPU 发展战略专题研讨会”,研讨未来 CPU 技术发展方向及我国 CPU 发展战略. 国家“核高基”科技重大专项总体专家组组长、我校郑南宁校长主持研讨会,卢锡城、周兴铭、沈绪榜等知名院士出席会议,“核高基”重大专项总体专家组和实施专家组部分专家及相关部门领导也出席了会议. 在一天的会议中,与会代表热烈发言,积极讨论,为我国 CPU 技术和产业的发展出谋划策.

会议回顾了“十五”以来我国 CPU 发展状况,分析了未来国内外 CPU 技术的发展趋势,讨论了我国自主 CPU 的应用领域及前景,对未来我国 CPU 发展战略及定位提出了一些建设性的对策和建议. 此次专题研讨会的召开对我国“核高基”科技重大专项的实施起到了统一思想、明确方向的重要作用.

(信息来源:西安交大科技在线)