

围栅金属氧化物半导体场效应管电流模型

徐进朋, 尤一龙, 李尊朝, 刘林林

(西安交通大学电子与信息工程学院, 710049, 西安)

摘要: 针对深亚微米级围栅金属氧化物半导体场效应管(MOSFET)处于堆积或反型时自由载流子对表面势影响显著的问题,提出了一种全耗尽圆柱形围栅 MOSFET 表面势和电流解析模型. 考虑耗尽电荷和自由载流子的影响,采用逐次沟道近似法求解电势泊松方程,得到围栅 MOSFET 从堆积到耗尽,再到强反型的表面势模型,最后通过源漏两端的表面势得到了围栅器件从线性区到饱和区的连续电流模型,并利用器件数值仿真软件 Sentaurus 对表面势和电流模型进行了验证. 研究表明,表面势在堆积区和强反型区分别趋于饱和,在耗尽区和弱反型区随栅压的增加而增加,同时漏压的增加将使得沟道夹断,此时表面势保持不变. 增加掺杂浓度导致平带所需的负偏压变大,表面势增加. 与现有的阈值电压模型相比,该模型的精确度提高了 16% 以上.

关键词: 围栅;载流子;表面势;漏电流

中图分类号: TN386 **文献标志码:** A **文章编号:** 0253-987X(2010)10-0057-05

A Current Model for Surrounding Gate Metal-Oxide-Semiconductor Field-Effect Transistor

XU Jinpeng, YOU Yilong, LI Zunchao, LIU Linlin

(School of Electronics and Information Engineering, Xi'an Jiaotong University, Xi'an 710049, China)

Abstract: A drain current model for the full depletion cylindrical gate metal-oxide-semiconductor field-effect transistor (MOSFET) is proposed to address the issue that free carrier has a significant impact on surface potential when deep submicron MOSFET is in the accumulation or inversion region. Accounting for the effects of depletion charge and free carrier, the potential Poisson's equation is solved using the gradual channel approximation to get the analytical model of surface potential which is valid from the accumulation region to depletion region, and to inversion region. The continuous current model from linear region to saturation of cylindrical gate MOSFET is obtained from the surface potentials of source and drain. The surface potential and current model are verified by the device simulation software Sentaurus. The results show that the surface potentials in the accumulation and strong inversion regions tend to be saturated respectively, while the surface potentials in the depletion and weak inversion regions increase as the gate voltage increases. As the drain voltage increases, the channel is pinched-off which leads to the invariability of surface potential. The increase of channel doping density causes both rising the negative bias voltage needed by flat voltage and increasing the surface potential. Comparisons with the threshold-based models show that the precision of the proposed analytical model improves by more than 16%.

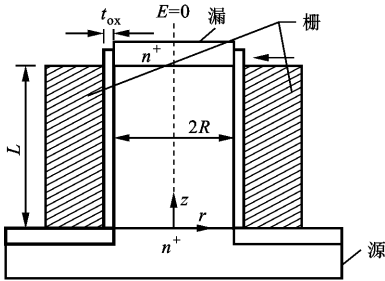
Keywords: cylindrical gate; carrier; surface potential; drain current

由于圆柱形围栅金属氧化物半导体场效应管 (MOSFET) 的整个沟道区被栅极完全包围, 栅控能力大大增强, 有效抑制了短沟道效应和泄漏电流, 并且利用传统体硅工艺制备出的硅纳米线器件结构具有很好的可集成性^[1], 因此圆柱形围栅 MOSFET 被认为是最有潜力拓展到 10 nm 量级领域的器件结构之一^[2-4]. 目前对器件表面势解析模型的研究^[5-9]都局限于特定的情形下, 如: 文献[5-7]分别提出了多种基于表面势的紧凑模型, 但它们都是建立在平面器件结构上的, 不能直接用于围栅器件中; 文献[8-9]得到了沟道未掺杂的围栅器件表面势和电流模型, 但该模型只适用于计算器件强反型时的表面势. 事实上, 器件在工作的时候, 表面势随栅压的变化可以分为堆积、耗尽和反型, 是一个连续变化的过程, 需要一个完整的模型来描述.

本文采用逐次沟道近似法来忽略沟道方向电场的影响, 通过求解考虑耗尽电荷和自由载流子影响的电势泊松方程, 得到围栅 MOSFET 从堆积到强反型的表面势模型, 进而得到了围栅 MOSFET 基于表面势的漏电流模型. 最后, 利用器件数值软件 Sentaurus 验证了该解析模型的有效性.

1 表面势

图 1 为围栅 MOSFET 沟道方向的截面图, 假设沟道是全耗尽的, 沟道区是 p 型掺杂, 图中 r 轴垂直于沟道方向, z 轴平行于沟道方向, 沿 z 轴方向的电场为 0. 硅的介电常数为 ϵ_{Si} 、二氧化硅的介电常数为 ϵ_{ox} , 电子电量为 q .



t_{ox} : 氧化层厚度; R : 沟道半径; L : 沟道长度;
 n^+ : 源漏区施主掺杂浓度

图 1 围栅 MOSFET 沟道方向截面图

当全耗尽器件处于堆积区和强反型区时, 沟道中自由载流子的影响很大, 因此在计算沟道中的电势分布时, 必须同时考虑耗尽电荷和自由载流子. 在 p 型半导体沟道区, 电势分布满足柱坐标系下的泊松方程

$$\frac{1}{r} \frac{d}{dr} \left(r \frac{d\phi(r, z)}{dr} \right) + \frac{d^2 \phi(r, z)}{dz^2} = - \frac{\rho(r, z)}{\epsilon_{\text{Si}}} = \frac{q(p-n)}{\epsilon_{\text{Si}}} - \frac{qp}{\epsilon_{\text{Si}}} \exp \left(- \frac{\phi(r, z)}{\phi_T} \right) + \frac{qn}{\epsilon_{\text{Si}}} \exp \left(\frac{\phi(r, z) - V(z)}{\phi_T} \right) \quad (1)$$

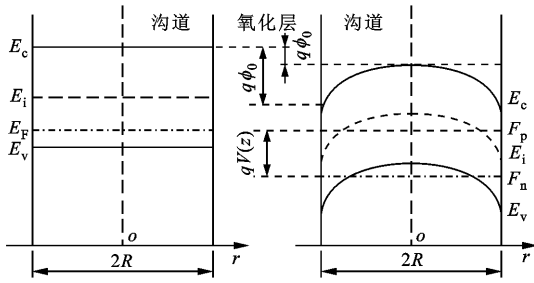
式中: $\phi(r, z)$ 为沟道中任意点的电势分布; p 、 n 分别为沟道中空穴和电子的浓度; 沟道的掺杂浓度为 N_a ; ϕ_T 为热电压; $V(z)$ 为沟道方向的准费米势, 在源端时 $V(z) = 0$, 在漏端时 $V(z) = V_{\text{ds}}$ (漏压). 式 (1) 是一个非常复杂的二阶二元偏微分方程, 还不能找到一个简洁的解析解来表示二维表面势. 因此, 为了得到式 (1) 的近似解析表达式, 忽略沟道方向上梯度电场的影响, 即假设 $\frac{1}{r} \frac{d}{dr} \left(r \frac{d\phi(r, z)}{dr} \right) \gg \frac{d^2 \phi(r, z)}{dz^2}$, 这是一种逐次沟道近似法 (GCA), 通常用来求解器件的 I - V 特性, 通过积分可以得到表面势方程.

将式 (1) 简化, 并把沟道电势分为 4 个部分

$$\phi(r, z) = \phi_1(r) + \phi_2(r) + \phi_3(r, z) + \phi_0 \quad (2)$$

式中: ϕ_0 为沟道中心的电势; $\phi_1(r)$ 为以中心电势 ϕ_0 为参考点、由耗尽电荷部分引起的电势; $\phi_2(r)$ 为以中心电势 ϕ_0 为参考点、由多子堆积引起的电势; $\phi_3(r, z)$ 为以中心电势 ϕ_0 为参考点、由强反型时反型电荷引起的电势.

图 2a 为器件的平带图, 此时半导体的表面能带均未发生弯曲, 费米能级靠近价带. 随着栅电压的不断增大, 如图 2b 所示, 表面能带随着正向偏压开始向下弯曲, 表面处能带下降 $q\phi_s$. 由于沟道是全耗尽的, 沟道中间的能带也会随着向下弯曲, 下降幅度为 $q\phi_0$, F_n 、 F_p 的差为 $qV(z)$.



(a) 平带 (b) 反型

F_n 、 F_p : 电子和空穴的准费米能级; ϕ_0 : 中心电势; E_i 、 E_c 、 E_v 、 E_F : 禁带中央、导带、价带和费米能级; ϕ_s : 表面电势; $V(z)$: 沟道电压

图 2 器件中沟道的能带图

将式 (2) 代入式 (1), 得到

$$\frac{1}{r} \frac{d}{dr} \left(r \frac{d\phi_1(r)}{dr} \right) = \frac{q(p-n)}{\epsilon_{\text{Si}}} \quad (3)$$

$$\frac{1}{r} \frac{d}{dr} \left(r \frac{d\phi_2(r)}{dr} \right) = - \frac{qp}{\epsilon_{Si}} \exp\left(-\frac{\phi(r,z)}{\phi_T}\right) \quad (4)$$

$$\frac{1}{r} \frac{d}{dr} \left(r \frac{d\phi_3(r,z)}{dr} \right) = \frac{qm}{\epsilon_{Si}} \exp\left(\frac{\phi(r,z) - V(z)}{\phi_T}\right) \quad (5)$$

求解以上微分方程时,使用如下边界条件

$$\left. \frac{d\phi(r,z)}{dr} \right|_{r=0} = 0 \quad (6)$$

$$\phi(r=0,z) = \phi_0 \quad (7)$$

随着栅压的变化,当器件处于堆积区时,由耗尽电荷和少子自由载流子引起的电势从沟道表面到中心的影响极小,可以忽略不计,因此式(4)中的 $\phi(r,z)$ 可以表示为 $\phi_2(r) + \phi_0$. 当器件处于强反区时,耗尽电荷和多数自由载流子引起的表面势变化也可以忽略不计,式(5)中的 $\phi(r,z)$ 可以表示为 $\phi_3(r,z) + \phi_0$. 求解式(3)~式(5),可得器件各部分电势分别为

$$\phi_1(r) = \frac{q(p-n)}{4\epsilon_{Si}} r^2 \quad (8)$$

$$\phi_2(r) = 2\phi_T \ln\left(1 - \frac{qmr^2}{8\epsilon_{Si}\phi_T} \exp\left(-\frac{\phi_0}{\phi_T}\right)\right) \quad (9)$$

$$\phi_3(r,z) = -2\phi_T \ln\left(1 - \frac{qmr^2}{8\epsilon_{Si}\phi_T} \exp\left(\frac{\phi_0 - V(z)}{\phi_T}\right)\right) \quad (10)$$

将式(8)~式(10)代入式(2),得到半径方向上的电势分布

$$\begin{aligned} \phi(r,z) = & \frac{q(p-n)}{4\epsilon_{Si}} r^2 - \\ & 2\phi_T \ln\left(1 - \frac{qmr^2}{8\epsilon_{Si}\phi_T} \exp\left(\frac{\phi_0 - V(z)}{\phi_T}\right)\right) + \\ & 2\phi_T \ln\left(1 - \frac{qpr^2}{8\epsilon_{Si}\phi_T} \exp\left(-\frac{\phi_0}{\phi_T}\right)\right) + \phi_0 \end{aligned} \quad (11)$$

由 $\phi(r=R,z) = \phi_s$ 可以得到表面势

$$\begin{aligned} \phi_s = & \frac{q(p-n)}{4\epsilon_{Si}} R^2 - \\ & 2\phi_T \ln\left(1 - \frac{qmr^2}{8\epsilon_{Si}\phi_T} \exp\left(\frac{\phi_0 - V(z)}{\phi_T}\right)\right) + \\ & 2\phi_T \ln\left(1 - \frac{qpr^2}{8\epsilon_{Si}\phi_T} \exp\left(-\frac{\phi_0}{\phi_T}\right)\right) + \phi_0 \end{aligned} \quad (12)$$

沟道电势在氧化层与硅界面处满足边界条件

$$\epsilon_{Si} \left. \frac{d\phi(r,z)}{dr} \right|_{r=R} = Q = C_{ox}(V_{gs} - \phi_{ms} - \phi_s) \quad (13)$$

式中: $C_{ox} = \epsilon_{ox} / [R \ln(1 + t_{ox}/R)]$ 为单位面积有效栅氧层电容; Q 为栅电荷密度; V_{gs} 为栅压; ϕ_{ms} 为栅与沟道之间的功函数差.

将式(12)代入式(13),得隐式方程

$$\begin{aligned} \epsilon_{Si} \left[\frac{q(p-n)}{2\epsilon_{Si}} R + \frac{qmR}{\epsilon_{Si}} \exp\left(\frac{\phi_0 - V(z)}{\phi_T}\right) / \right. \\ \left. 2\left(1 - \frac{qmr^2}{8\epsilon_{Si}\phi_T} \exp\left(\frac{\phi_0 - V(z)}{\phi_T}\right)\right) - \right. \\ \left. \frac{qpR}{\epsilon_{Si}} \exp\left(-\frac{\phi_0}{\phi_T}\right) / 2\left(1 - \frac{qpr^2}{8\epsilon_{Si}\phi_T} \exp\left(-\frac{\phi_0}{\phi_T}\right)\right) \right] = \\ C_{ox} \left[V_{gs} - \phi_{ms} - \frac{q(p-n)}{4\epsilon_{Si}} R^2 + \right. \\ \left. 2\phi_T \ln\left(1 - \frac{qmr^2}{8\epsilon_{Si}\phi_T} \exp\left(\frac{\phi_0 - V(z)}{\phi_T}\right)\right) - \right. \\ \left. 2\phi_T \ln\left(1 - \frac{qpr^2}{8\epsilon_{Si}\phi_T} \exp\left(-\frac{\phi_0}{\phi_T}\right)\right) - \phi_0 \right] \end{aligned} \quad (14)$$

求解式(14)可得到 ϕ_0 值,代入式(12)即可求得表面势 ϕ_s .

2 漏电流

通过表面势求围栅 MOSFET 的电流^[10]. 在强反型区域中,漏极电流由载流子的漂移和扩散产生

$$I_{ds} = I_{drift} + I_{diff} = \mu W (-Q_1) \frac{d\phi_s}{dL} + \mu W \phi_T \frac{dQ_1}{dL} \quad (15)$$

式中: I_{drift} 和 I_{diff} 分别为漂移电流和扩散电流; μ 为载流子的迁移率; $W = 2\pi R$ 为器件的宽度; Q_1 为反型层中表面电荷密度,且 $-Q_1 = C_{ox}(V_{gs} - \phi_{ms} - \phi_s) - Q'_B$,其中 Q'_B 为沟道中的体电荷密度,总的体电荷 Q_B 为 $\pi R^2 L p q$,因此有

$$Q'_B = \frac{dQ_B}{ds} \quad (16)$$

其中 s 为沟道圆柱面的表面积,积分求得 $Q'_B = \frac{1}{2} R p q$. 对式(15)积分得

$$I_{drift} = \mu \frac{2\pi R}{L} \int_{\phi_{SS}}^{\phi_{SD}} \left[C_{ox}(V_{gs} - \phi_{ms} - \phi_s) - \frac{1}{2} R p q \right] d\phi_s \quad (17)$$

$$I_{diff} = \mu \frac{2\pi R}{L} \phi_T (Q_{ID} - Q_{IS}) \quad (18)$$

式中: ϕ_{SS} 、 ϕ_{SD} 和 Q_{IS} 、 Q_{ID} 分别为 $V(z)=0$ 和 $V(z)=V_{ds}$ 时对应的表面势和表面电荷密度. 整理式(17)、式(18)得围栅 MOSFET 的电流表达式

$$\begin{aligned} I_{ds} = & \mu \frac{2\pi R}{L} C_{ox} \left[(V_{gs} - \phi_{ms})(\phi_{SD} - \phi_{SS}) + \right. \\ & \left. \phi_T(\phi_{SD} - \phi_{SS}) - \frac{1}{2}(\phi_{SD}^2 - \phi_{SS}^2) \right] - \\ & \mu \frac{\pi R^2 p q}{L} (\phi_{SD} - \phi_{SS}) \end{aligned} \quad (19)$$

3 模型验证与分析

本文对围栅 MOSFET 的表面势和电流进行计算,得到了围栅器件从堆积区到强反型区的表面势方程.将所得结果与仿真软件 Sentaurus 的结果进行比较,以检验本文提出的表面势模型.仿真所采用的器件结构参数 $R=20\text{ nm}$, $t_{\text{ox}}=2\text{ nm}$, $L=100\text{ nm}$, $\phi_{\text{ms}}=-0.473\text{ V}$.

图 3 显示了围栅器件的 p 型半导体沟道的掺杂浓度 $N_a=10^{17}\text{ cm}^{-3}$ 时漏端表面势随栅压变化的情况.器件先从堆积区变化到耗尽区,然后进入到反型区.所加栅压为平带电压,约为 -0.473 V ,沟道的能带没有弯曲,此时的表面势为 0.当栅压小于平带电压时,器件处于截止区域,栅氧层和半导体界面处产生了一个空穴堆积层.积累电荷随负栅压增加而增加,当积累电荷与因负栅压的增加而增加的负电荷相平衡时,表面势趋于饱和;当栅压大于平带电压时,表面处的空穴被排斥,产生耗尽层;随栅压继续增加,耗尽层将进一步向半导体内延伸,同时表面处会产生反型电子,因此表面势增加;当电子层形成反型层,反型层中电子的增加和因栅压的增加而增加的正电荷相平衡时,表面势将逐渐稳定.从图 3 中可以看出,当漏压分别为 -0.5 、 0 和 0.5 V ,栅压分别约为 0 、 0.5 和 1 V 时,沟道表面形成电子反型层,表面势分别约在 0.5 、 1 和 1.5 V 时饱和.仿真结果很好地反映了围栅 MOSFET 的物理特性及其性能.

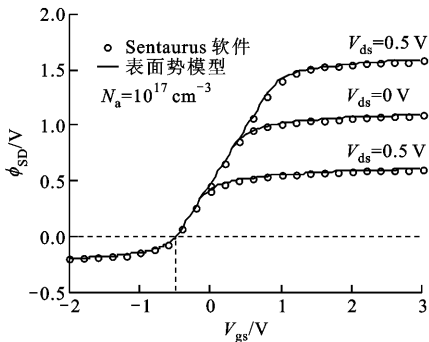


图 3 不同漏压下漏端表面势随栅压的变化

图 4 显示了表面势随漏压的变化情况.漏压会抑制漏端形成反型层,当漏压增加到一定程度,沟道被夹断,表面势将不变,此时所加漏压为围栅器件的饱和电压.本文的计算结果与 Sentaurus 仿真结果相吻合.

由图 5 可知,随着掺杂浓度的增加,围栅 MOS-

FET 的表面势随之变大.掺杂浓度的增加使得 p 型沟道区的费米能级靠近价带,从而使得金属与半导体之间的功函数差变大,平带电压增大.当掺杂浓度分别为 0 、 10^{15} 和 10^{17} cm^{-3} 时,表面势为 0 所对应的栅压分别为 -0.069 、 -0.394 和 -0.473 V ,表明掺杂浓度的增加使得平带所需的负偏压变大.

图 6 显示了围栅器件的电流特征曲线,从线性区到饱和区,解析模型比阈值电压模型更接近仿真数据,如 $V_{\text{gs}}=2\text{ V}$ 时,仿真所得饱和电流为 0.917 mA ,阈值电压模型^[11]所得电流值与仿真值相差 0.168 mA ,占仿真值的 18.32% ,而表面势模型所

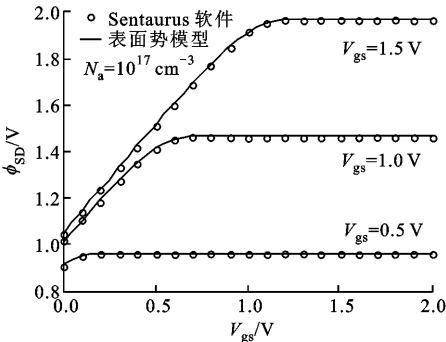


图 4 不同栅压下漏端表面势随漏压的变化

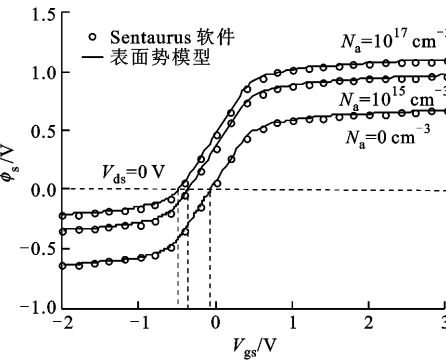


图 5 不同沟道掺杂浓度下表面势随栅压的变化

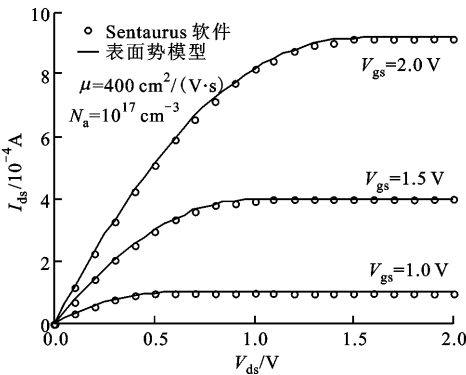


图 6 不同栅压下漏电流随漏压的变化

得电流与仿真值相差 0.021 mA, 占仿真值的 2.29%, 与阈值电压模型相比, 表面势模型的精确度提高了 16% 以上。

4 结 论

本文采用逐次沟道近似法求解电势泊松方程, 建立了围栅 MOSFET 的表面势, 进而通过源漏两端的表面势求得连续的电流解析模型, 模型中不含任何拟合参数。比较并分析了不同的沟道电压以及衬底掺杂浓度下表面势随栅压的变化, 并与器件数值模拟软件 Sentaurus 所得的结果进行比较, 结果表明, 器件在堆积区和强反型区表面势分别趋于饱和, 在耗尽区和弱反型区表面势随栅压增加而增加。漏压的增加导致沟道夹断, 此时表面势保持不变, 掺杂浓度的增加会导致平带所需的负偏压变大。所得的电流模型的计算结果与仿真软件 Sentaurus 的仿真结果相吻合。本文模型为围栅器件建立基于表面势的紧凑模型提供了基本的理论参考, 精确度提高了 16% 以上。从表面势方程出发, 可以考虑器件的小尺寸效应, 如亚阈值电流、DIBL 效应、沟道长度调制、迁移率下降以及速度饱和等问题, 这些将在后续的工作中进行研究。

参考文献:

- [1] YANG B, BUDDHARAJU K D, TEO S H, et al. Vertical silicon-nanowire formation and gate-all-around MOSFET [J]. IEEE Electron Devices Letters, 2008, 29(7):791-794.
- [2] LIU Feng, HE Jin, ZHANG Lining, et al. A charge-based model for long-channel cylindrical surrounding-gate MOSFETs from intrinsic channel to heavily doped body[J]. IEEE Transactions on Electron Devices, 2008, 55(8):2187-2194.
- [3] CHO H J, PLUMMER J D. Modeling of surrounding gate MOSFETs with bulk trap states [J]. IEEE Transactions on Electron Devices, 2007, 54(1):166-169.
- [4] YU Bo, LU Wenyuan, LU Huaxin, et al. Analytic charge model for surrounding-gate MOSFETs [J]. IEEE Transactions on Electron Devices, 2007, 54(3):492-496.
- [5] GILDENBLAT G, WANG Hailing, CHEN Ten-Lon, et al. SP: an advanced surface-potential-based compact MOSFET model[J]. IEEE Solid-State Circuits, 2004, 39(9):1394-1406.
- [6] CHEN Tsung-Hao, TSAI J L, KARNIK T, et al. HiSIM: hierarchical interconnect-centric circuit simulator [C] // Proceedings of IEEE/ACM International Conference on Computer-Aided Design. New York, USA: ACM, 2004:489-496.
- [7] VAN LANGEVELDE R, GILDENBLAT G. An advanced surface-potential-based MOSFET model [M]. Berlin, Germany: Springer, 2006:29-66.
- [8] HE Jin, ZHANG Jian, ZHANG Lining, et al. A surface potential-based non-charge-sheet core model for undoped surrounding-gate MOSFETs [J/OL]. Journal of Semiconductors, 2009, 30(2):024001-4. [2009-11-19]. http://www.jos.ac.cn/new_cn/ch/common/view_abstract.aspx?file_no=08052002&flag=1.
- [9] JIMENEZ D, SUNE J, MARSAL L F, et al. Continuous analytic *I-V* model for surrounding-gate MOSFETs [J]. IEEE Electron Devices Letters, 2004, 25(8):571-573.
- [10] TSIVIDIS Y P. Operation and modeling of the MOS transistor [M]. New York, USA: McGraw-Hill, 1999:131-140.
- [11] DONALD A N. Semiconductor physics and devices basic principles [M]. New York, USA: McGraw-Hill, 2003:351-420.

[本刊相关文献链接]

ZnO 纳米线膜的可控生长及其量子限域效应研究. 西安交通大学学报, 2010, 44(4): 82-86.

一种围栅金属氧化物半导体场效应管阈值电压模型. 西安交通大学学报, 2010, 44(2): 77-81.

TiO₂ 光阳极有序微结构的纳米压印工艺. 西安交通大学学报, 2009, 43(11): 90-94.

二维高精度磁悬浮定位平台的研究. 西安交通大学学报, 2008, 42(11): 1377-1381.

一种可用于绝缘子沿面放电状态识别的算法. 西安交通大学学报, 2008, 42(10): 1269-1274.

Cd_{1-x}Zn_xS 能带第一性原理计算. 西安交通大学学报, 2008, 42(2): 248-251.

ZnIn₂S₄ 薄膜喷雾热分解制备及其光电化学性质. 西安交通大学学报, 2008, 42(1): 106-109.

Pb²⁺ 掺杂对 Cd_{1-x}Zn_xS 光催化产氢性能的影响规律. 西安交通大学学报, 2008, 42(1): 110-113.

不同方法合成的 NaInS₂ 光催化分解水产氢性能研究. 西安交通大学学报, 2007, 42(12): 1487-1490.

丝网印刷碳纳米管显示器驱动电路的研制. 西安交通大学学报, 2007, 42(10): 1197-1201.

(编辑 刘杨)